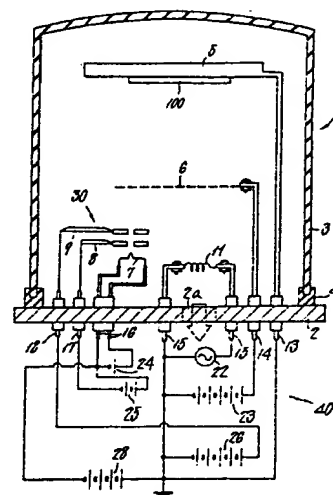


(54) THIN FILM FORMING DEVICE

(11) 63-310963 (A) (43) 19.12.1988 (19) JP
 (21) Appl. No. 62-146555 (22) 12.6.1987
 (71) RICOH CO LTD (72) MIKIO KINOSHITA(1)
 (51) Int. Cl. C23C14/32, H01L21/203

PURPOSE: To easily and surely form an excellent thin film at low temp. by arranging a grid between a vaporization source and the counter electrode holding a substrate opposed to the source, keeping the grid at position potential against the counter electrode, and ionizing a vaporization substance by an electron gun.

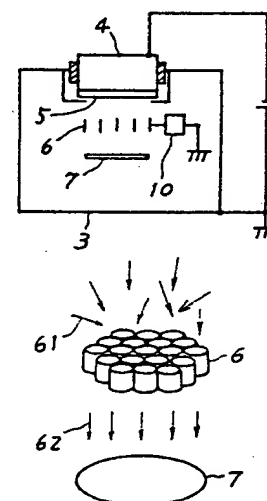
CONSTITUTION: A vaporization source 11 of a metal, etc., is heated and vaporized by an AC electric power source 22 in a vacuum vessel 1. Meanwhile, a thermoelectron is generated from the electron gun 30 consisting of a filament 7, an auxiliary grid 8, an anode 9, etc. The vaporization substance is ionized in the form of plasma by the thermoelectron. In addition reticular grid 6 is arranged between the vaporization source 11 and the counter electrode 5 holding the substrate 100 opposed to the source 11, and kept at a position potential against the counter electrode 5 by an electric power source 23. The ion is accelerated by the electric field formed between the grid 6 and the counter electrode 5, and allowed to collide with the substrate 100 to form the thin film of the above-mentioned metal or its compd.

**(54) SPUTTERING DEVICE**

(11) 63-310965 (A) (43) 19.12.1988 (19) JP
 (21) Appl. No. 62-146032 (22) 11.6.1987
 (71) ANELVA CORP (72) YOSHIKI ARIGA(1)
 (51) Int. Cl. C23C14/34, H01L21/203

PURPOSE: To easily deposit a thin film on a contact hole, etc., having a large aspect ratio by providing a directional controller for controlling the flying of sputtered particles almost in a single direction in a space between a sputtering target and a substrate.

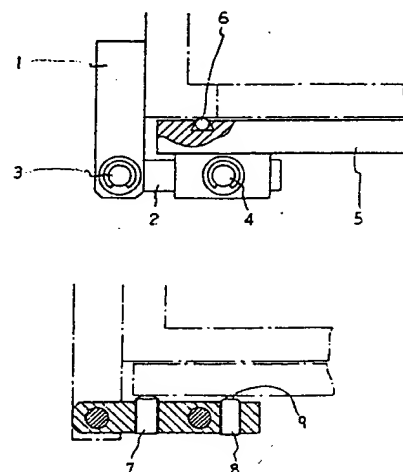
CONSTITUTION: A rare gas such as Ar is introduced into a vacuum vessel 3, a voltage is impressed on a cathode 4 to generate electric discharge, hence plasma is produced, the target 5 is sputtered, and a thin film is deposited on the substrate 7 opposed to the target 5. In the sputtering device, the direction controller 6 is arranged in the space between the target 5 and the substrate 7. The controller 6 is preferably constituted of by a cylindrical honeycomb aggregate having the specified unidirectional wall surface preferably in parallel with the groove on the substrate 7 or the side wall surface of a hole. The sputtered particles 61 having various emission angles are straightened in a single direction as the particles 62 by the controller 6, and made incident on the surface of the substrate 7. By this method, the thin film of a conductor, etc., is effectively deposited even on the bottom of the contact hole, etc., having a large aspect ratio.

**(54) HINGE FOR DOOR OF CASSETTE CHAMBER**

(11) 63-310966 (A) (43) 19.12.1988 (19) JP
 (21) Appl. No. 62-146335 (22) 12.6.1987
 (71) SEIKO INSTR & ELECTRONICS LTD (72) YUJI SUZUKI(3)
 (51) Int. Cl. C23C14/56

PURPOSE: To prevent the deterioration of a rotary shaft, to reduce generation of dust, and to smoothly open and close a door by connecting a supporting plate to another supporting plate fixed to the side wall of a cassette chamber through the rotary shaft, and connecting the supporting plate to the door through the rotary shaft.

CONSTITUTION: The hinge for the door 5 of the cassette chamber is formed by the two supporting plates 1 and 2 for supporting the opening and closing of the door 5. The supporting plate 1 is fixed to the side wall of the cassette chamber. The supporting plate 2 is connected to the supporting plate 1 through the rotary shaft 3, and further connected to the door 5 through a rotary shaft 4. A set screw 7 is provided to the supporting plate 2 at one of two places symmetrical to the rotary shaft 4, and a plunger 8 having a ball 9 on its end is furnished at another place to adjust the gap between the door 5 and the supporting plate 2 almost parallel to the door 5. When the inside of the cassette chamber is evacuated, the displacement quantity of the door 5 due to the collapse of an O ring 6 is absorbed by the such a structure. As a result, the force generated in the hinge is absorbed, hence the deterioration of the rotary shaft 3 and 4 is prevented, and generation of dust is reduced.



⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A)

昭63-310965

⑬ Int. Cl.⁴

C 23 C 14/34
H 01 L 21/203

識別記号

庁内整理番号

8520-4K
7630-5F

⑭ 公開 昭和63年(1988)12月19日

審査請求 未請求 発明の数 1 (全4頁)

⑮ 発明の名称 スパッタリング装置

⑯ 特 願 昭62-146032

⑰ 出 願 昭62(1987)6月11日

⑱ 発 明 者 有 賀 芳 樹

⑲ 発 明 者 北 原 洋 明

⑳ 出 願 人 日電アネルバ株式会社

㉑ 代 理 人 弁理士 村上 健次

東京都府中市四谷5-8-1 日電アネルバ株式会社内

東京都府中市四谷5-8-1 日電アネルバ株式会社内

東京都府中市四谷5-8-1

明 細 書

1. 発明の名称 スパッタリング装置

2. 特許請求の範囲

(1) 基板上に薄膜を堆積させるスパッタリング装置において、スパッタターゲットと該基板との間の空間に、該基板の被処理表面を覆って、該基板表面に向かって飛行するスパッタ粒子の飛行方向を、ほぼ所定の単一方向に規制する方向規制装置を設けたことを特徴とするスパッタリング装置。

(2) 該堆積する薄膜が導電体であることを特徴とする第1項記載のスパッタリング装置。

(3) 該方向規制装置が、該所定の単一方向に平行な壁面を持つ筒の蜂の巣状集合体であることを特徴とする第1項記載のスパッタリング装置。

(4) 該単一方向が基板表面の溝または穴の側壁面に平行であることを特徴とする第1項記載のスパッタリング装置。

3. 発明の詳細な説明

(産業上の利用分野)

本発明は、微細な構造を有する基板表面へ薄膜を形成するスパッタリング装置に関する。

(従来の技術)

半導体等集積回路を製造する工程の中に、基板表面に回路の配線を形成するための導電性薄膜を堆積させるなどの薄膜形成の工程がある。

この薄膜の形成にはスパッタリング法が多く用いられているが、回路の集積度が高まるにつれて、縦横比(以下、アスペクト比とよぶ)の高い、深い溝やコンタクトホール等の深い穴の底部に、配線等のために特定物質を堆積させて、いわゆる「溝膜」を作るなどの過酷な条件の成膜の要求が高まっている。

スパッタリング法は、スパッタチャンバーにガスを導入してこれを放電によってイオン化し、成膜すべき物質で作られたターゲットをこのイオン化ガスで衝撃して成膜物質の分子または原子を飛び出させ、これを基板面に付着堆積させる成膜方法であるが、周知のように、ターゲットより飛び出したスパッタ原子はほぼランバートの余弦則に

説明される角度分布を持っている。(株式会社アグネ発行、「真空蒸」P25 参照。)

(発明が解決しようとする問題点)

第8図は、従来のスパッタリング装置によって、アスペクト比1.0のコンタクトホールを持つ基板に薄膜を形成した場合のコンタクトホール部の断面図を、シミュレーションによって求めたものである。図において1はスパッタリングによる堆積膜、10はそのうちの薄膜、2は基板である。

上述のようにターゲットより基板へ到達するスパッタ原子は様々な入射角度を持っている為、ホール段差部の作る影およびセルフシャドウイング効果

(これに関しては次の文献即ち、伊藤他「VLSIの薄膜技術」丸善。および、I.A.Bleech et al. J. Appl. Phys. 54(6)1983。参照)

のためホールの底部へは殆んど膜堆積がなされない。

(発明の目的)

本発明はこの問題を解決し、上記のように従来

の技術では到底不可能とされてきた高アスペクト比のコンタクトホールの底面等への膜生成を可能にするスパッタリング装置の提供を目的とする。

(問題を解決するための手段)

本発明は、基板上に薄膜を堆積させるスパッタリング装置において、スパッタターゲットと該基板との間の空間に、該基板の被処理表面を覆って、該基板表面に向かって飛行するスパッタ粒子の飛行方向を、ほぼ所定の単一方向に規制する方向規制装置を設けたスパッタリング装置によって前記目的を達成したものである。

(作用)

ターゲットから放出されるスパッタ粒子が飛行を制限されて、ほぼ所定の単一方向に飛行する整列されたスパッタ粒子だけが基板へ入射することになる。

(実施例)

以下、図を用いて本発明の実施例を詳細に説明する。

第1図は本発明のスパッタリング装置の実施例

の概略の構成を示す正面断面図であって、3は真空容器、4はカソード、5はターゲット、6は本発明の特徴をなす方向規制装置、7は基板である。

真空容器3へアルゴンガス等の希ガスを導入し、カソード4に電圧を印加すると放電によってプラズマが生成されターゲット5がスパッタリングされる。

このときにターゲットより放出されるスパッタ粒子は、前記したように、余弦則に従う様々な放出角度をもっているが、本装置ではターゲットと基板の間の空間に、基板の被処理表面を覆って、第2図に要部を示すような、両端を開放された多数の円筒の蜂の巣状集合体からなる方向規制装置6が配置されており、この方向規制装置6をスパッタ粒子が通り抜ける際に、その円筒の形状即ち、円筒の長さ l と円筒の直径 d の比 l/d によって決まる一定角度の誤差を許容してほぼ単一方向に飛行方向成分の揃ったスパッタ粒子61だけが基板表面に向かって飛行できることになる。この実施例では、基板の被処理表面に設けられたコンタク

トホールの壁が殆んど基板表面に垂直であることを考慮して、上記方向規制装置の円筒の壁面を基板表面に垂直にしているため、ほぼ垂直な入射角を持つスパッタ粒子62だけが基板7の表面に入射することになる。

従って、コンタクトホール等の溝や穴の段差部による影、およびセルフシャドウイングの効果は発生しにくく、高アスペクト比を持つコンタクトホール等の底部へも極めて効果的に膜堆積が行なわれる。

さて、直径10インチのカソードとAl/1% Siのターゲットを用い、基板を400℃に予備加熱したのち200℃に保持して、様々な「アスペクト比」の穴をもつ基板表面に膜堆積を行なった。方向規制装置としては、ステンレス製の内径30mm、厚さ1mm、長さ10, 15, 27mmの円筒55個を第2図のように蜂の巣状に溶接したものを使用している。

第7図に、その実験結果を示す。縦軸は、「コ

「コンタクトホール底部の堆積膜厚」／「平坦部の堆積膜厚」、即ち「ボトムカバレッジ値」を示し、横軸は、「コンタクトホールの深さ」／「ホール底部の直径」、即ち「アスペクト比」を示す。黒丸は方向規制装置を持たない従来装置による各値をプロットしたもの、白抜き丸は上記実施例の装置による膜堆積の各値をプロットして示したものである。

従来の方法ではアスペクト比1.0においてはコンタクトホール底部へは殆んど膜付着が行なわれないが、本発明の方向規制装置を用いる場合は、ボトムカバレッジ70%の秀れた成績を得ている。

本発明の方向規制装置は、前記の円筒の集合体に限らず種々の形状・構造が可能である。

第3図には、両端を開放した角筒を並べて蜂の巣状に集合した構造のもの、第4図には複数の円筒を同心円状に配置した構成のもの、第5図には第4図の装置に半径方向の壁面の複数個を輻状に加味したものを示す。更に第6図には、単に短冊

状の平板を並べただけの構成の方向規制装置を示す。第4図や第6図の方向規制装置では、壁面に平行な方向についてのみ方向規制が行なわれるものであるが、半導体装置の構成や構造の種類等によっては、かかる構成のものでも十分に、もしくは、他では得られない特殊な効果を挙げる事が出来るものである。

なお上記は方向規制が基板表面に垂直な方向に行なわれるものばかりであるが、半導体装置の構造によっては、方向規制を故意に斜め方向にして効果を挙げることもある。

本発明は方向規制装置の設置に特徴があるが、方向規制装置には上記以外の副次的効果が存在する。例えば、方向規制装置を導電体で作りこれを第1図のようにアース電位に保つときは、主放電プラズマをカソード4と方向規制装置の間に閉じ込め、プラズマによる基板のダメージを大いに抑制することが出来る。

更に、この方向規制装置をアースに接続する連

絡部10に放電観測用の計測器を接続することにより、成膜中のプラズマを観察して必要なデータをとることが可能となる。

主放電が基板表面から隔離されるので、基板を搬送しても、基板の運動によって放電の安定性を損なうことが無いという長所もある。

また、この方向規制装置にバイアス電圧を印加することによって、イオン化しているスパッタ粒子が基板表面に衝突するときのエネルギーの大きさを適値に調整することが可能であり、更にまた、方向規制装置と基板の間にバイアス電圧を印加することによって、基板上面の電界を一樣なものとし同時に基板のバイアス効果を高めることが出来る。

本発明の装置は前記したように、配線用導電体薄膜の堆積で特に顕著な効果を現すが、絶縁性または半導体膜の形成にも実用上大きい効果の期待できるものである。

(発明の効果)

以上のように本発明は、半導体等の集積回路の

配線形成のための薄膜生成等において、特に高アスペクト比のコンタクトホール等への薄膜生成において、簡単な構造により薄膜堆積を容易にする効果がある。

4. 図面の簡単な説明

第1図は、本発明の実施例の概略の正面断面図。

第2図は、その一部の方向規制装置の斜視図。

第3, 4, 5, 6図は、本発明の別の実施例の方向規制装置斜視図。

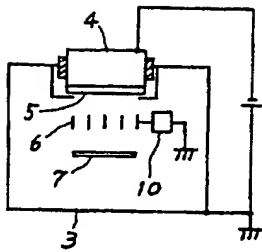
第7図は、従来および本発明の装置のボトムカバレッジ値対アスペクト比のグラフ。

第8図は、従来のスパッタ法によりアスペクト比1.0のコンタクトホールへ薄膜を形成したときのシミュレーションの断面図。

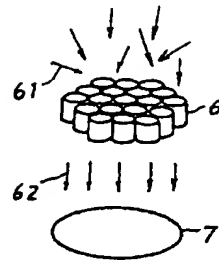
1……薄膜、2……基板、3……真空容器、4……カソード、5……ターゲット、6……蜂の巣状方向規制装置、7……基板。

特許出願人 日電アネルバ株式会社

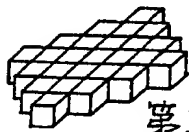
代理人 弁理士 村上 健次



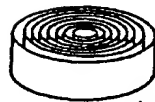
第1図



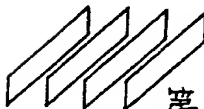
第2図



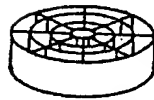
第3図



第4図

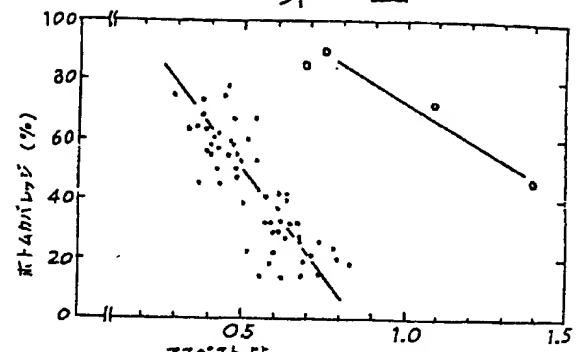


第6図



第5図

第7図



(コンタクトホール深さ/底部直径)

○ 従来法 による データ

● 本発明の方法による データ

第8図

